

垂直側面へのレジスト塗布技術 ～ 半導体3次元ナノ構造の創製に向けて～



Motivation

どんな問題に取り組むのか？

電子線(EB)描画を用いた半導体の3次元(3D)ナノ加工技術の実現を目指します。レジスト(感光剤)材料に対して、高解像のEB描画を様々な方向から行うことで、高い自由度で3次元ナノ構造が形成できます(図1)。これを半導体材料に応用するために、ミクロン・スケールの半導体構造にレジストを塗布する技術を検討しました。

Originality

得られた結果はどう新しいのか？

ミクロン・スケールの半導体(Si)ブロック側面に、均一にEBレジスト(PMMA)を塗布することができました(図2)。表面張力の小さいレジスト溶媒や半導体ブロックの配置を工夫することなどにより、広く用いられているスピコートでの塗布に成功しました。他のレジスト材料や基板材料にも容易に応用可能と考えられます。



Impact この研究が成功した場合のインパクトは？

半導体など様々な材料を用いて、高解像の3Dナノ構造を自由に作製する技術を確立することで、高機能のナノ・ロボットやナノメカニカルデバイス(NEMS)をはじめ、ナノテクノロジーの新たな可能性を切り拓くことができます。

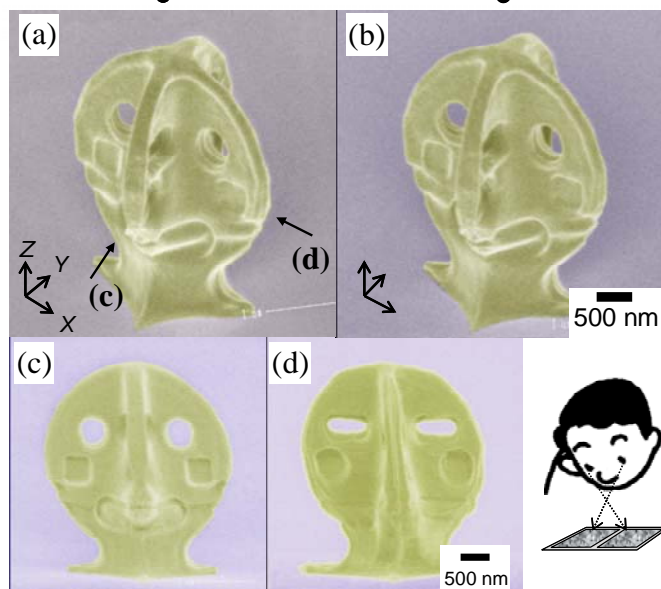


図1. 3D-EB描画を用いたレジストの3次元ナノ加工の例(a,bはステレオグラム)

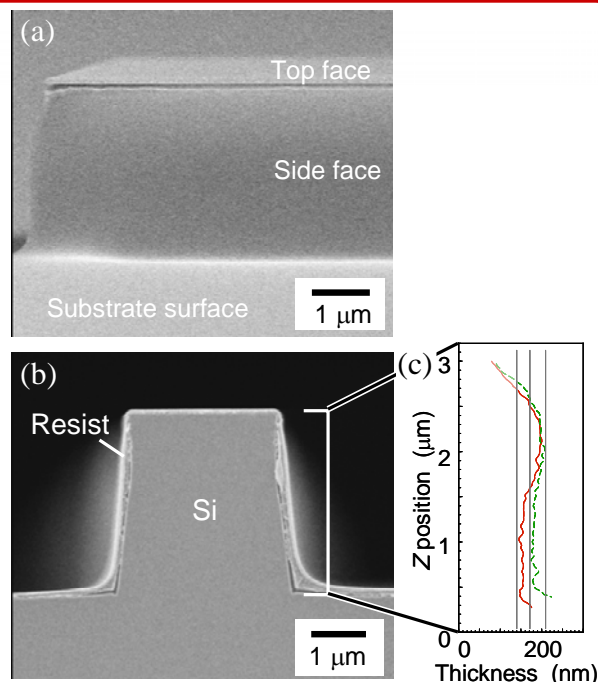


図2. 垂直側面へのレジスト塗布結果(膜厚: 170nm±20%)

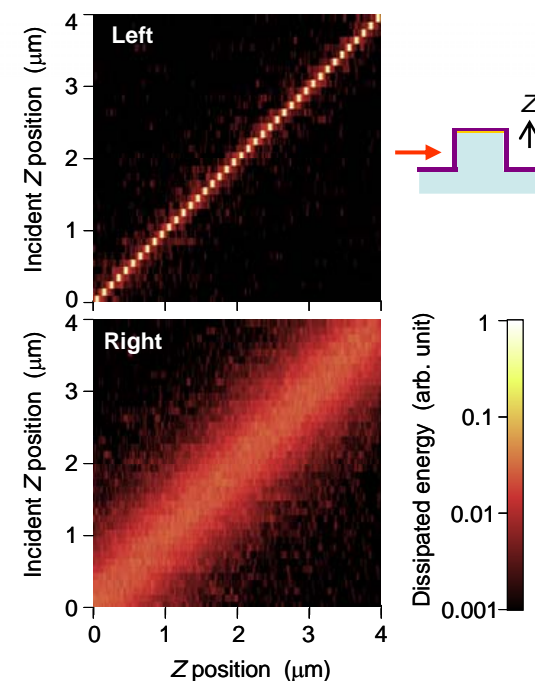


図3. Siブロック上へのEB描画のシミュレーション結果